

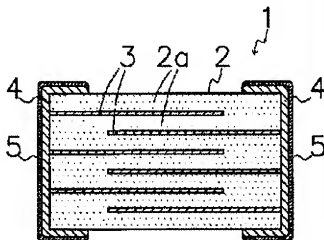
CONDUCTIVE PASTE AND LAMINATED CERAMIC ELECTRONIC COMPONENT

Patent number: JP2002270456
Publication date: 2002-09-20
Inventor: WATANABE SHINYA; MAEDA MASAYOSHI
Applicant: MURATA MANUFACTURING CO
Classification:
- international: **H01G4/12; H01B1/22; H01G4/008; H01G4/12; H01B1/22; H01G4/008; (IPC1-7): H01G4/12; H01B1/22; H01G4/008**
- european:
Application number: JP20010063591 20010307
Priority number(s): JP20010063591 20010307

Report a data error here

Abstract of JP2002270456

PROBLEM TO BE SOLVED: To provide conductive paste for internal electrode formation of a laminated ceramic electronic component that it is stable and free of what is called a 'sheet attack' phenomenon, and viscosity of the paste increases a little in viscosity over aging, and a laminated electronic component which uses the conductive paste. **SOLUTION:** This conductive paste is used to form internal electrodes of the laminated ceramic electronic component and contains a conductive inorganic component and an organic vehicle composed of an organic binder and an organic solvent; and the organic solvent contains isobornyl acetate and/or noryl acetate having a <8.5 solution parameter. The laminated ceramic electronic component has a ceramic laminated body having ceramic layers laminated and internal electrodes formed among the ceramic layers, and the internal electrodes are formed by using the conductive paste.



Data supplied from the esp@cenet database - Worldwide

(51) Int.Cl. ⁷	識別記号	F I	データベース (参考)
H 0 1 G 4/12	3 6 1	H 0 1 G 4/12	3 6 1 5 E 0 0 1
H 0 1 B 1/22		H 0 1 B 1/22	A 5 E 0 8 2
H 0 1 G 4/008		H 0 1 G 1/01	5 G 3 0 1

審査請求 未請求 請求項の数 5 O L (全 6 頁)

(21) 出願番号 特願2001-63591(P2001-63591)

(22) 出願日 平成13年3月7日 (2001.3.7)

(71) 出願人 000006231

株式会社村田製作所
京都府長岡京市天神二丁目26番10号

(72) 発明者 渡辺 伸也

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(73) 発明者 前田 昌祺

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

Fターム(参考) 5E001 AB03 AC09 AH01 AJ01

5E082 AB03 BC32 BC38 ED04 EE21

EE35 FG06 FG26 PP03 PP10

5G301 DA03 DA10 DA11 DA42 DA53

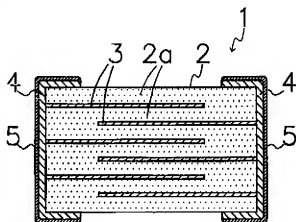
DD01

(54) 【発明の名称】 導電性ペーストおよび積層セラミック電子部品

(57) 【要約】

【課題】 本発明は、いわゆる「シートアタック」現象が発生せず、かつ導電性ペーストの経時的な粘度増加が少なく安定した、積層セラミック電子部品の内部電極形成用導電性ペーストおよびこれを用いた積層セラミック電子部品を提供することにある。

【解決手段】 本発明の導電性ペーストは、積層セラミック電子部品の内部電極形成に供される導電性ペーストであって、導電性無機成分と、有機バインダと有機溶剤とからなる有機ビヒクルと、を含有し、有機溶剤は、溶解パラメータが8.5未満であるイソボニルアセテートまたはノボニルアセテートを含有することを特徴とする。また、本発明の積層セラミック電子部品は、少なくとも複数のセラミック層が積層状態にあるセラミック積層体と、セラミック層間に形成された複数の内部電極と、を備える積層セラミック電子部品であって、内部電極は、本発明の導電性ペーストを用いて形成されていることを特徴とする。



【特許請求の範囲】

【請求項1】 積層セラミック電子部品の内部電極形成に供される導電性ペーストであって、

導電性無機成分と、有機バインダと有機溶剤とからなる有機ビヒクルと、を含有し、

前記有機溶剤は、溶解パラメータが8、5未満であるイソボルニアセテートまたは／およびノルボルニアセテートを含有することを特徴とする、導電性ペースト。

【請求項2】 前記イソボルニアセテートまたは／およびノルボルニアセテートは、有機ビヒクル100重量%のうち合計で20〜70重量%含有することを特徴とする、請求項1に記載の導電性ペースト。

【請求項3】 前記有機バインダは、有機ビヒクル100重量%のうち1〜7重量%含有することを特徴とする、請求項1または2に記載の導電性ペースト。

【請求項4】 少なくとも複数のセラミック層が積層状態にあるセラミック積層体と、前記セラミック層間に形成された複数の内部電極と、を備える積層セラミック電子部品であって、

前記内部電極は、請求項1〜3の何れかに記載の導電性ペーストを用いて形成されていることを特徴とする、積層セラミック電子部品。

【請求項5】 前記生のセラミック層はセラミックグリーンシートであり、

前記セラミックグリーンシートに含まれる有機バインダは、ブチラール樹脂であること特徴とする、請求項4に記載の積層セラミック電子部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、積層セラミック電子部品の内部電極形成に供される導電性ペーストおよびこれを用いて内部電極が形成された積層セラミック電子部品に関し、特に積層セラミックコンデンサの内部電極形成に好適に用いられる導電性ペースト、およびこれを用いて内部電極が形成された積層セラミックコンデンサに関する。

【0002】

【従来の技術】 従来より積層セラミック電子部品、例えば積層セラミックコンデンサは、主にセラミック積層体と、内部電極と、端子電極とからなる。セラミック積層体は、例えば、誘電体材料を含む生のセラミック層が複数積層された生の積層体が焼成されてなる。内部電極は、セラミック積層体上のセラミック層間にあって、複数の生のセラミック層上に導電性ペーストが印刷され、生のセラミック層とともに同時焼成されてなり、内部電極のそれぞれの端縁は、上述のセラミック層の何れかの端面に露出するように形成されている。端子電極は、セラミック積層体の端面に露出した内部電極の一端に接合されるように、導電性ペーストがセラミック積層体の端面に塗布され焼付けられてなる。

【0003】 生のセラミック層は、例えば誘電体材料等のセラミック材料と、ブチラール樹脂等の有機バインダとエタノール等の有機溶剤を混練した有機バインダと、を含有してなるセラミックスラリーを、シート状に成形したセラミックグリーンシートが用いられる。

【0004】 内部電極形成用の導電性ペーストは、例えばNi、Cu、Ag、Pd等の導電性無機成分と有機ビヒクルを含有してなり、有機ビヒクルは、例えばエチルセルロース樹脂やアルキド樹脂等の有機バインダを、テルビネオールやメチルエチルケトン等の有機溶剤中に分散させてペースト状にしたものが用いられている。

【0005】

【発明が解決しようとする課題】 生のセラミック層上に導電性ペーストを印刷した際に、導電性ペースト中の溶剤が生セラミック層に含まれる有機バインダを溶解する、いわゆる「シートアタック」現象があるが、具体的には、生のセラミック層に含まれる有機バインダとしてブチラール樹脂を、導電性ペーストの有機溶剤としてテルビネオールを選択した場合に同現象が生じる。

【0006】 近年、積層セラミック電子部品はその小型化ならびに多層化が進み、セラミック層1層あたりの厚みが減少傾向にあるが、導電性ペーストを印刷する生のセラミック層の厚みが10μm以下となると、印刷後にキャリアテープ等の支持体から生のセラミック層が剥がれにくくなり、場合によっては生のセラミック層に穴や皺等が発生する等、上述した「シートアタック」現象の影響が顕在化する。また、穴や皺等が発生した生のセラミック層を用いて積層セラミック電子部品を製造すると、目的とする電気的特性が得られないという問題点があった。

【0007】 そこで、この「シートアタック」現象を解決する方法として、特開平7-21833号公報において、ブチラール樹脂を溶解しない溶剤である水素添加テルビネオールを用いた導電性ペーストが提案されている。しかしながら、テルビネオールを水素添加テルビネオールに変更すると、導電性ペーストの粘度が経時的に増加していくため、スクリーン印刷等の手法により生のセラミック層上に印刷する際に膜厚の変動が起こり易いという問題が新たに生じる。膜厚が変動した不均一な塗布膜を用いて積層セラミック電子部品を製造すると、体積変化の不均一さに起因してデラミネーションが生じたり、セラミック積層体にクラックが生じる等の不具合が発生する恐れがある。

【0008】 本発明の目的は、上述の問題点を解消すべくなされたもので、いわゆる「シートアタック」現象が発生せず、かつ導電性ペーストの経時的な粘度増加が少なく安定した、積層セラミック電子部品の内部電極形成用導電性ペーストおよびこれを用いた積層セラミック電子部品を提供することにある。

【0009】

【課題を解決するための手段】上記目的を達成するために、本発明の導電性ペーストは、積層セラミック電子部品の内部電極形成に供される導電性ペーストであって、導電性無機成分と、有機バインダと有機溶剤とからなる有機ビヒクルと、を含有し、有機溶剤は、溶解パラメータが8、5未満であるイソボルニアセテートまたは/およびノルリアセテートを含有することを特徴とする。

【0010】また、本発明の導電性ペーストは、上述した導電性ペーストであって、イソボルニアセテートまたは/およびノルリアセテートは、有機ビヒクル100重量%のうち合計で20〜70重量%含有することが好ましい。

【0011】また、本発明の導電性ペーストは、上述した導電性ペーストであって、有機バインダは、有機ビヒクル100重量%のうち1〜7重量%含有することが好ましい。

【0012】本発明の積層セラミック電子部品は、少なくとも複数のセラミック層が積層状態にあるセラミック積層体と、セラミック層間に形成された複数の内部電極と、を備える積層セラミック電子部品であって、内部電極は、上述した本発明の導電性ペーストを用いて形成されていることを特徴とする。

【0013】また、本発明の積層セラミック電子部品は、上述した積層セラミック電子部品であって、生のセラミック層はセラミックグリーンシートであり、セラミックグリーンシートに含まれる有機バインダは、ブチラール樹脂であることが好ましい。

【0014】

【発明の実施の形態】いわゆる「シートアタック」現象は、生のセラミック層に含まれる有機バインダを溶解するために生じる。例えば、生のセラミック層に含まれる有機バインダがブチラール樹脂である場合、ブチラール樹脂の溶解パラメータが8、5〜14の範囲内であることから、導電性ペーストに含有する有機溶剤の溶解パラメータが8、5〜14の範囲外であれば、いわゆる「シートアタック」現象は発生しないと考えられる。そこで、このような有機溶剤のうち、積層セラミック電子部品の内部電極形成に供される導電性ペーストに好適なものを検討した結果、テルペン系溶剤のうち、イソボルニアセテートとノルリアセテートが特に使われることが判明した。

【0015】また、イソボルニアセテートとノルリアセテートは、導電性ペーストに一般的に用いられる有機バインダであるエトセル系樹脂やアクリル系樹脂を十分に溶解するため、導電性ペーストに含まれる有機バインダが導電性無機成分に吸着し易く、分散が安定することによって粘度の経時的な変化が少なくなる。

【0016】また、イソボルニアセテートとノルリアセテートは、有機ビヒクル100重量%のうち合計で20〜70重量%含有することが好ましい。含有量が20重

量%以上であれば、別途希釈溶剤を添加しなくても導電性ペーストの粘度調整が適当となり、導電性ペースト中における導電性無機成分のコンテンツが低下しないことから、印刷時の電極膜厚の低下が生じにくい。他方、含有量が70重量%以下であれば、印刷後の乾燥工程において十分に乾燥されて飛散し、残存による悪影響が略ない。

【0017】また、本発明の導電性ペースト中に含有する有機バインダは、有機ビヒクル100重量%のうち1〜7重量%含有することが好ましい。含有量が1重量%以上であれば、ペーストの粘度が低すぎず適当となり、印刷時にニジミやダレが生じない。他方、含有量が7重量%以下であれば、粘度が高すぎず適当となり、印刷時にカスレが生じない。このニジミ、ダレおよびカスレは膜形状不良であり、膜形状不良が生じた塗布膜を用いて積層セラミック電子部品を製造すると、電気特性のパラツキが生じる恐れがある。なお、有機ビヒクルの種類は、特に限定はしないが、例えば導電性ペーストに一般的に用いられる有機バインダであるエトセル系樹脂やアクリル系樹脂等を適宜調整して用いることができる。

【0018】また、本発明の導電性ペースト中に含有する導電性無機成分としては、生のセラミック層と共に同時焼成する際の焼成温度や雰囲気耐え得るものであれば特に限定はしないが、例えば積層セラミック電子部品が積層セラミックコンデンサである場合、Pd, Ag, Au, Pt, NiおよびCu等の金属材料あるいはその混合物、合金粉末等を適宜調整して用いることができる。

【0019】また、本発明の導電性ペーストは、必要に応じて可塑剤や分散剤等の添加剤を含有することを妨げない。

【0020】本発明の積層セラミック電子部品の一つの実施形態について、図1に基づいて詳細に説明する。すなわち、積層セラミック電子部品1は、セラミック積層体2と、内部電極3、3と、端子電極4、4と、めっき膜5、5とから構成される。

【0021】セラミック積層体2は、BaTiO₃を主成分とする誘電体材料からなるセラミックグリーンシートが複数積層され、所定形状にカットされた、生のセラミック積層体が焼成されている。

【0022】内部電極3、3は、セラミック積層体2内のセラミック層2a間にあって、複数のセラミックグリーンシート上に本発明の導電性ペーストが印刷され、生のセラミック積層体と同時焼成されてなり、内部電極3、3のそれぞれの端線は、セラミック積層体2の何れかの端面に露出するように形成されている。

【0023】端子電極4、4は、セラミック積層体2の端面に露出した内部電極3、3の一端と電気的かつ機械的に接合されるように、端子電極形成用の導電性ペーストがセラミック積層体2の端面に塗布され焼付けられてなる。

【0024】めっき膜5, 5は、例えば、SnやNi等の無電解めっきや、はんだめっき等かなり、端子電極4, 4上に少なくとも1層形成されてなる。

【0025】なお、本発明の積層セラミック電子部品のセラミック積層体2の材料は、上述の実施形態に限定されることなく、例えば $PbZrO_3$ 等、その他の誘電体材料、絶縁体、磁性体、圧電体ならびに半導体材料からなっても構わない。また、本発明の積層セラミック電子部品の内部電極3の枚数は、上述の実施形態に限定されることなく、何層形成されていても構わない。また、端子電極4, 4の形状、位置ならびに数は、上述の実施形態に限定されない。また、めっき膜5, 5は、必ずしも備えている必要はなく、また何層形成されていても構わない。

【0026】

【実施例】まず、溶剤として、イソボニルアセテート、ノビルアセテート、水素添加タービネオールアセテート、タービネオールをそれぞれ準備し、各溶剤90重量部にエチルセルロース樹脂粉末10重量部を添加し、攪拌機により均一に混合して、順に実施例1, 2および比較例1, 2の有機ビヒクルを得た。

【0027】次いで、上記有機ビヒクル45重量%と、平均粒径1.0 μm のNi粉末5重量%とを混合し、3本ロールによって均一に分散させて、実施例1, 2および比較例1, 2の導電性ペーストを得た。

【0028】次いで、微細化させたチタン酸バリウム粉末90重量%と、ブチラール樹脂5重量%と、エタノール5重量%とを混合し、これを混練してセラミックスラリーを得た後、ドクターブレードを用いてシート成形して、厚みが10 μm であるセラミックグリーンシートを得た。

【0029】次いで、セラミックグリーンシート上に、実施例1, 2および比較例1, 2の導電性ペーストをスクリーン印刷して、ねらいの膜厚が5.00 μm の塗布膜を形成した後、これらを150°Cのオーブンにて5分間乾燥させて、電極膜を備える実施例1, 2および比較例1, 2の試験サンプルAを得た。

【0030】そこで、実施例1, 2および比較例1, 2の試験サンプルAについて、導電性ペーストの溶剤名、溶解パラメータ、ならびにシートアタックの有無を確認し、これを表1にまとめた。なお、シートアタックは、各試験サンプルAの電極膜を備える表面ならびに裏面に金属顕微鏡(倍率100倍)にて観察し、穴あるいは皺の発生の有無を確認した。

【0031】

【表1】

試料		溶解溶剤	
		名称	溶解パラメータ
実施例	1	イソボニルアセテート	8.2
	2	ノビルアセテート	8.3
比較例	1	水素添加タービネオールアセテート	8.2
	2	タービネオール	8.9

【0032】表1から明らかであるように、導電性ペーストの溶剤として、溶解パラメータが8.5未満であるイソボニルアセテート、ノビルアセテート、水素添加タービネオールアセテートを用いた実施例1, 2および比較例1の試験サンプルAは、シートアタックが確認されなかったが、導電性ペーストの溶剤として、溶解パラメータが8.9であるタービネオールを用いた比較例2の試験サンプルAは、シートアタックが確認された。

【0033】次いで、実施例1, 2および比較例1, 2の導電性ペーストの初期粘度および製造後7, 15, 30日後の粘度を測定し、初期粘度に対する30日後の粘度の変化率を求め、これを表2にまとめた。なお、導電性ペーストの粘度測定は、トキメック社製のE型粘度計を用いて、25°C, 2.5rpmの条件で実施した。また、評価に用いる導電性ペーストの初期粘度の許容範囲は、 $20 \pm 3 Pa \cdot s$ とした。また、粘度変化率は、次式により求めた。

粘度変化率(%) = (30日後粘度 - 初期粘度) / 初期粘度 $\times 100$

【0034】

【表2】

試料		粘度 (Pa·s)				粘度変化率 (%)
		初期	7日後	15日後	30日後	
実施例	1	19.2	19.6	19.9	20.1	4.89
	2	20.2	20.7	20.8	20.9	3.47
比較例	1	18.5	19.3	21.2	21.7	17.30
	2	22.4	23.6	25.1	25.4	13.39

【0035】表2から明らかであるように、溶剤としてイソボニルアセテートまたはノビルアセテートを用いた実施例1, 2の導電性ペーストは、粘度変化率が3.47~4.69%で低く、後述する比較例の導電性ペーストと比較して優れる結果となった。

【0036】これに対して、溶剤として水素添加タービネオールアセテートまたはタービネオールを用いた比較例1, 2の導電性ペーストは、粘度変化率が13.39~17.30%で高く、前述した本発明の導電性ペーストと比較して明らかに劣る結果となった。

【0037】次いで、ペースト作製直後の実施例1, 2および比較例1, 2の導電性ペーストを、上述したセラミックグリーンシート上にスクリーン印刷して、ねらい

の膜厚が $5.00\mu\text{m}$ の塗布膜を形成した後、これらを 150°C のオープンにて5分間乾燥させて、電極膜を備える実施例1、2および比較例1、2の試験サンプルB1を得た。

【0038】同様にして、ペースト製造後30日経過した実施例1、2および比較例1、2の導電性ペーストを用いて、上述の試験サンプルB1と同様に、実施例1、2および比較例1、2の試験サンプルB2を得た。

【0039】そこで、実施例1、2および比較例1、2の試験サンプルB1およびB2の電極膜の膜厚を測定し、試験サンプルB1に対する試験サンプルB2の膜厚変動率を求め、これらを表3にまとめた。なお、電極膜の膜厚は、セイコー電子製の蛍光X線膜厚計を用いて計測した。また、膜厚変動率は、次式により求めた。

膜厚変動率(%) = (試験サンプルB2の膜厚 - 試験サンプルB1の膜厚) / 試験サンプルB1の膜厚 $\times 100$ 【0040】

【表3】

試料	膜厚 (μm)		膜厚変動率 (%)	
	作成時	30日後		
実施例	1	4.94	5.07	2.83
	2	5.03	5.12	1.79
比較例	1	4.91	5.31	8.15
	2	5.08	5.35	5.31

【0041】表3から明らかであるように、溶剤としてイソブチルアセテートまたはノルブチルアセテートを用いた実施例1、2の膜厚変動率は、 $1.79\sim 2.63\%$ で低く、後述する比較例の膜厚変動率と比較して優れる結果となった。

【0042】これに対して、溶剤として水素添加タービネオールアセテートまたはタービネオールを用いた比較例1、2の膜厚変動率は、 $5.31\sim 8.15\%$ で高く、前述した本発明の導電性ペーストと比較して明らかに劣る結果となった。

【0043】

【発明の効果】以上のように本発明の導電性ペーストは、積層セラミック電子部品の内部電極形成に供される導電性ペーストであって、導電性無機成分と、有機バインダと有機溶剤とからなる有機ヒュキルと、を含有し、有機溶剤は、溶解パラメータが8.5未満であるイソブチルアセテートまたはノルブチルアセテートを含有することを特徴とすることで、例えばセラミックグリー

ンシート上にスクリーン印刷等の手法により塗布膜を形成した場合であっても、いわゆる「シートアタック」現象が発生せず、かつ導電性ペーストの経時的な粘度増加が少なく安定しているという、本発明に特有の効果が得られる。

【0044】また、上述した本発明の導電性ペーストであって、さらにイソブチルアセテートまたはノルブチルアセテートが、有機ヒュキル100重量%のうち合計で $20\sim 70$ 重量%含有することを特徴とすることで、上述した本発明に特有の効果が得られると同時に、別途希釈溶剤を添加しなくても導電性ペーストの粘度調整が適当となり、導電性ペースト中における導電性無機成分のコンテンツが低下しないことから、印刷時の電極膜厚の低下が生じにくく、また、印刷後の乾燥工程において十分に乾燥されて飛散し、残存による悪影響が略ないという、さらに好ましい効果が得られる。

【0045】また、上述した本発明の導電性ペーストであって、さらに有機バインダが、有機ヒュキル100重量%のうち $1\sim 7$ 重量%含有することを特徴とすることで、上述した本発明に特有の効果が得られると同時に、ペーストの粘度が適当となり、印刷時にニジミ、ダレ、カスレ等が生じないという、さらに好ましい効果が得られる。

【0046】本発明の積層セラミック電子部品の、少なくとも複数のセラミック層が積層状態にあるセラミック積層体と、セラミック層間に形成された複数の内部電極と、を備える積層セラミック電子部品であって、内部電極は、上述した本発明の導電性ペーストを用いて形成されていることを特徴とすることで、塗布膜が形成される生のセラミック層は、いわゆる「シートアタック」現象による穴や皺等の発生がないため、目的とする電気的特性が得られ易く、また、塗布膜の膜厚変動が少ないため、体積変化の不均一さに起因するデラミネーションが減少し、セラミック積層体にクラックが生じる等の不具合が発生しにくいという、本発明に特有の効果が得られる。

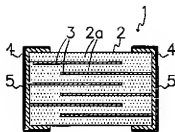
【図面の簡単な説明】

【図1】本発明に係る一つの実施形態の積層セラミック電子部品の断面図である。

【符号の説明】

- 1 積層セラミック電子部品
- 2 セラミック積層体
- 2a セラミック層
- 3 内部電極

【図1】



【手続補正書】

【提出日】平成13年4月6日(2001.4.6)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 積層セラミック電子部品の内部電極形成に供される導電性ペーストであって、導電性無機成分と、有機バインダと有機溶剤とからなる有機ビヒクルと、を含有し、前記有機溶剤は、溶解パラメータが8.5未満であるイソボニルアセテートまたは／およびノビルアセテートを含有することを特徴とする、導電性ペースト。

【請求項2】 前記イソボニルアセテートまたは／およびノビルアセテートは、有機ビヒクル100重量%のうち合計で20～70重量%含有することを特徴とする、請求項1に記載の導電性ペースト。

【請求項3】 前記有機バインダは、有機ビヒクル100重量%のうち1～7重量%含有することを特徴とする、請求項1または2に記載の導電性ペースト。

【請求項4】 少なくとも複数のセラミック層が積層状態にあるセラミック積層体と、前記セラミック層間に形成された複数の内部電極と、を備える積層セラミック電子部品であって、前記内部電極は、請求項1～3の何れ

かに記載の導電性ペーストを用いて形成されていることを特徴とする、積層セラミック電子部品。

【請求項5】 セラミックグリーンシートからなる複数の生のセラミック層が積層されてなる生のセラミック積層体と、前記生のセラミック層間にあって請求項1～3の何れかに記載の導電性ペーストを用いて形成された電極膜と、が同時焼成されてなるセラミック積層体を備える積層セラミック電子部品であって、前記セラミックグリーンシートに含まれる有機バインダは、ブチラール樹脂であることを特徴とする、積層セラミック電子部品。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正内容】

【0013】

【請求項12】 また、本発明の積層セラミック電子部品は、セラミックグリーンシートからなる複数の生のセラミック層が積層されてなる生のセラミック積層体と、生のセラミック層間にあって上述した本発明の導電性ペーストを用いて形成された電極膜と、が同時焼成されてなるセラミック積層体を備える積層セラミック電子部品であって、セラミックグリーンシートに含まれる有機バインダは、ブチラール樹脂であることが好ましい。

【手続補正書】

【提出日】平成13年4月9日(2001.4.9)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正内容】

【0013】また、本発明の積層セラミック電子部品

は、セラミックグリーンシートからなる複数の生のセラミック層が積層されてなる生のセラミック積層体と、生のセラミック層間にあって上述した本発明の導電性ペーストを用いて形成された電極膜と、が同時焼成されてなるセラミック積層体を備える積層セラミック電子部品であって、セラミックグリーンシートに含まれる有機バインダは、ブチラール樹脂であることが好ましい。